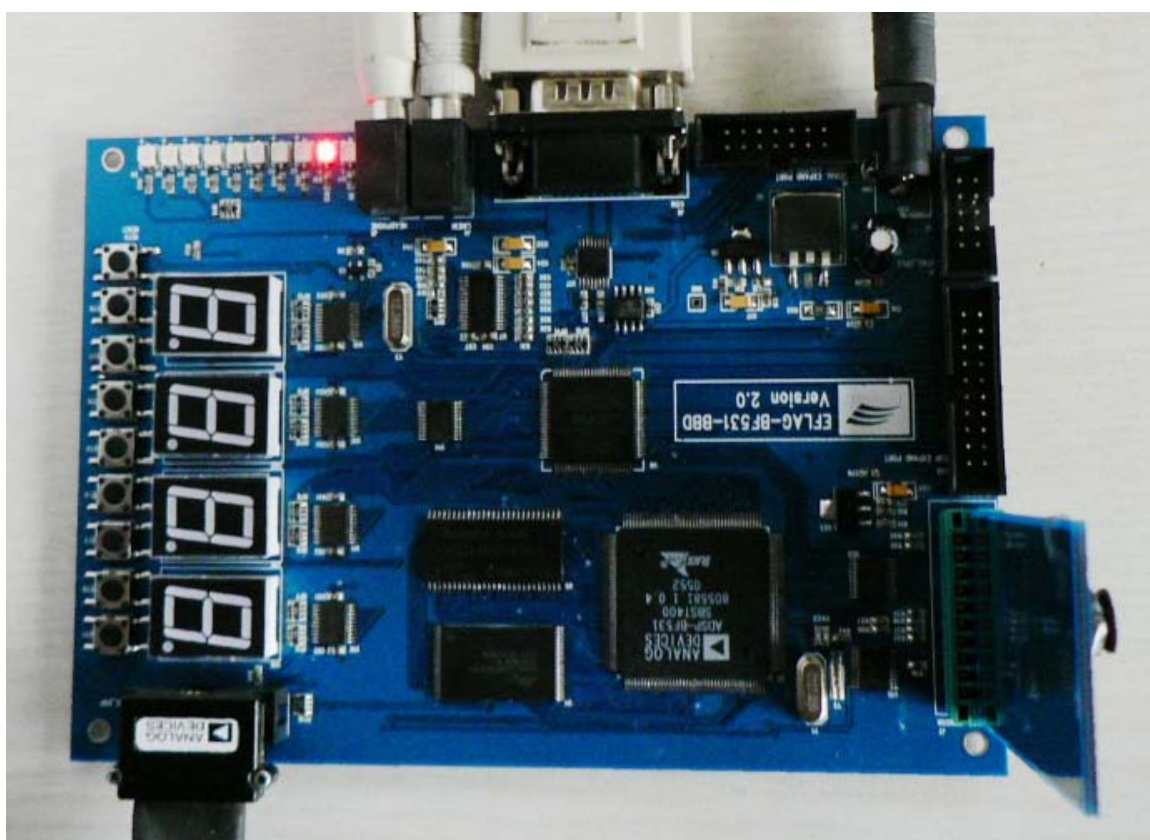


# BF531-BBD 评估板

## 使用手册 (Ver2.0)



北京亿旗创新科技发展有限公司

## 概述

本手册描述了由北京亿旗创新科技发展有限公司研制的BF531-BBD基础评估板的具体功能和硬件参考资料，包括地址译码信息、主要芯片介绍、接口、接插件及CPLD的详细定义等。开发板采用的ADI公司BF531CPU的详细资料请查阅ADI公司相关网站。

## BF531-BBD评估板介绍

BF531-BBD 评估板是北京亿旗创新科技发展有限公司在继推出 EBF-533、EBF-561 系列多媒体开发系统平台之后，最新推出的基于 ADSP-BF531 的低价位开发评估板。BF531-BBD 评估板定位于中低端嵌入式 DSP 的开发和应用，配备了音视频接口和丰富的外设，并在此基础上提供了详尽的实验例程、原理图和实验指导书，通过实验可以使初学者逐步掌握并深入理解嵌入式 DSP 处理器的开发方法和流程，非常适合各校院所、开发工程师和爱好者使用，同时该评估板也为产品前期的选型评估和开发提供了一个理想的平台。

## ADSP-BF531 处理器的介绍

ADSP-BF531 和 ADSP-BF532、ADSP-BF533 同属一个系列，它们具有 Blackfin 处理器的架构特性并在管脚上完全兼容，它们的区别仅在于性能和片上存储器的不同，因此，可以根据实际应用的需要，在成本和性能之间灵活的进行选择。

ADSP-BF531 是 Blackfin 处理器系列的低成本切入点。其性能达 400MHz/800 MMAC，在多媒体应用中能实现多通道音频和 CIF 视频处理，非常适合中低端的多媒体处理要求，同时动态电源管理和片上内核电压调整的功能，使其非常适合便携式设备的应用，在不俗性能的表现下，10K 起单价 4.95\$ 的报价也足以让人惊喜。可以说 ADSP-BF531 在性能和价格上实现了最佳平衡。

## 一、ADSP BLACKFIN 处理器特点

BLACKFIN 系列嵌入式处理器是Analog Devices与Intel联合开发的先进的嵌入式处理器，具有强大的数据处理能力，并在片内集成了业界领先的系统接口与高速片内存储器。RISC-Like的寄存器和指令集使编程更加简便。BLACKFIN系列嵌入式处理器还提供了业界领先的电源管理功能，体现出优异的低功耗特性，这将大大延长手持设备的电池寿命。丰富的外部接口与强大的数据处理能力相结合，使用户在无须增加昂贵的外部器件的情况下开发出高效的解决方案，应用更加灵活。同时，BLACKFIN系列嵌入式处理器提供了丰富的指令集和友好的开发环境，大量专门的视频处理指令，提高了视频数据处理的效率。BLACKFIN系列嵌入式处理器为下一代需要RISC-Like编程的模式，多媒体处理，高端信号处理的应用提供了完整的解决方案。

- ✓ 高达400MHz的运算速度
- ✓ 每一个BLACKFIN内核中带有两个16-bit的乘法器，两个40-bit的累加器，两个40-bit的逻辑运算单元，4个8-bit的视频运算单元和一个40-bit的移位器。在一个指令周期内可完成2个16-bit数的乘法，2个40-bit数的算术逻辑运算，4个8-bit的视频数算术逻辑运算，1个40-bit的移位运算。
- ✓ 大容量的片内高速SRAM
- ✓ 多通道的DMA控制器
- ✓ 具有内存保护功能的内存管理单元（MMU）
- ✓ 外部存储器控制器支持与SDRAM，SRAM，FLASH和ROM的无缝连接
- ✓ 并行外部接口（PPI），提供高速的并行数据传输，支持ITU656视频数据标准
- ✓ 2个双通道全双工的同步串口（SPORTS）
- ✓ SPI控制器
- ✓ 支持IrDA的异步串口（UART）
- ✓ 实时时钟
- ✓ 看门狗定时器
- ✓ 用于调试的JTAG接口
- ✓ 片内PLL单元完成从外部时钟到内核时钟的倍频
- ✓ 0.8V—1.2V的内核电压，降低了功耗，片内集成调压器

## 二、BF531-BBD系统硬件介绍

### **CPU:**

ADSPBF531

主频: 400MHz

16 位嵌入式处理器

带有动态电源管理, 可根据功耗需要动态的改变内核的供电电压

### **存储器:**

NOR FLASH : 1片AM29LV320BT 4M—Byte

SDRAM : 1片HYNIX HY57V281620ETP-H 16M—Byte

### **CMOS SENSOR:**

可连接MICRON生产的MT9V111 CMOS SENSOR摄像头进行视频采集

通过I2C总线进行控制, 可输出符合ITU656 标准的数字视频信号

### **音频:**

TLV320AIC23B音频CODEC

支持立体声录音、放音, 采样率高达96kHz, 可同时对输入/输出信号的增益做动态的调整

音频输入: LINE\_IN, MIC

音频输出: LINE\_OUT, HEADPHONE

### **串行接口:**

一个RS232 串行接口

### **外部扩展接口:**

12-PIN 外部扩展接口, 包括一个SPORT, 1 个TIMER, SPI总线

### **其他:**

9个可编程LED指示灯

4个可编程8段显示LED

9个可编程的多功能按键

1个RTC

### JTAG调试接口:

同过仿真器与PC机相连, 实现JTAG 硬件调试功能

### 系统配置表

Item	Description
Processor	ADI® BLACKFIN BF531 400MHz
SDRAM	HYNIX® HY57V281620ETP-H 16M—Byte
NOR Flash	AMD® AM29LV320BT 4MBytes
Audio	TI® TLV320AIC23B Stereo audio And Support Record, Stereo Speaker
CMOS SENSOR	MICRON®MT9V111129STC
RS—232	1COM

### 三、使用BF531-BBD评估板

#### 使用SDRAM

为了正常使用系统提供的16MB的SDRAM存储器，有三个ADSP-BF531的内部寄存器必须进行配置。下表给出了在系统频率在128.8MHz的情况下使用片内寄存器的配置。

寄存器	数值	功能
EBIU_SDRRC	0x00000817	RDIV = 1866 时钟周期
EBIU_SDBCTL	0x00000011	使能SDRAM Bank0 SDRAM Bank0 的容量为16MB SDRAM Bank0 列地址宽度为9 bits
EBIU_SDGCTL	0x0091998D	16-bit 带宽 tWR = 2 SCLK cycles tRCD = 3 SCLK cycles tRP = 3 SCLK cycles tRAS = 6 SCLK cycles pre-fetch disabled CAS latency = 3 SCLK cycles SCLK1 disabled

#### 使用CPLD 提供的逻辑扩展

CPLD 为访问和控制外部总线接口上的各种设备提供了寄存器和逻辑的扩展。CPLD 将FLASH 映射到0x2000,0000—0x203B,FFFF 3.75MB 的地址上，将其他设备的扩展寄存器映射到 0x203C,0000—0x2040,0000 0.25M 的地址上，所有扩展寄存器都是只写的，对扩展寄存器进行读操作无效。地址映射和扩展寄存器的详细说明见本手册第四部分。

#### 使用LED

LED和8段数码管通过CPLD的逻辑扩展进行控制。具体说明见本手册的第四部分。

## 使用按键

KEY1—KEY8被连接到了BF531的PF4上，具体说明见本手册的第四部分。

## 使用音频设备

BF531-BBD评估板提供了TLV320AIC23B CODEC作为音频输入输出设备。

TLV320AIC23B提供了LINE\_IN和MIC\_IN的音频输入端口和LINE\_OUT

HEADPHONE\_OUT的音频输出端口，最大采样率为96kHz。TLV320AIC23B的数字音频输入输出端口与ADSP-BF531的SPORT0 连接，TLV320AIC23B的内部控制寄存器通过SPI总线进行配置。注意，音频接口最好不要热插拔。

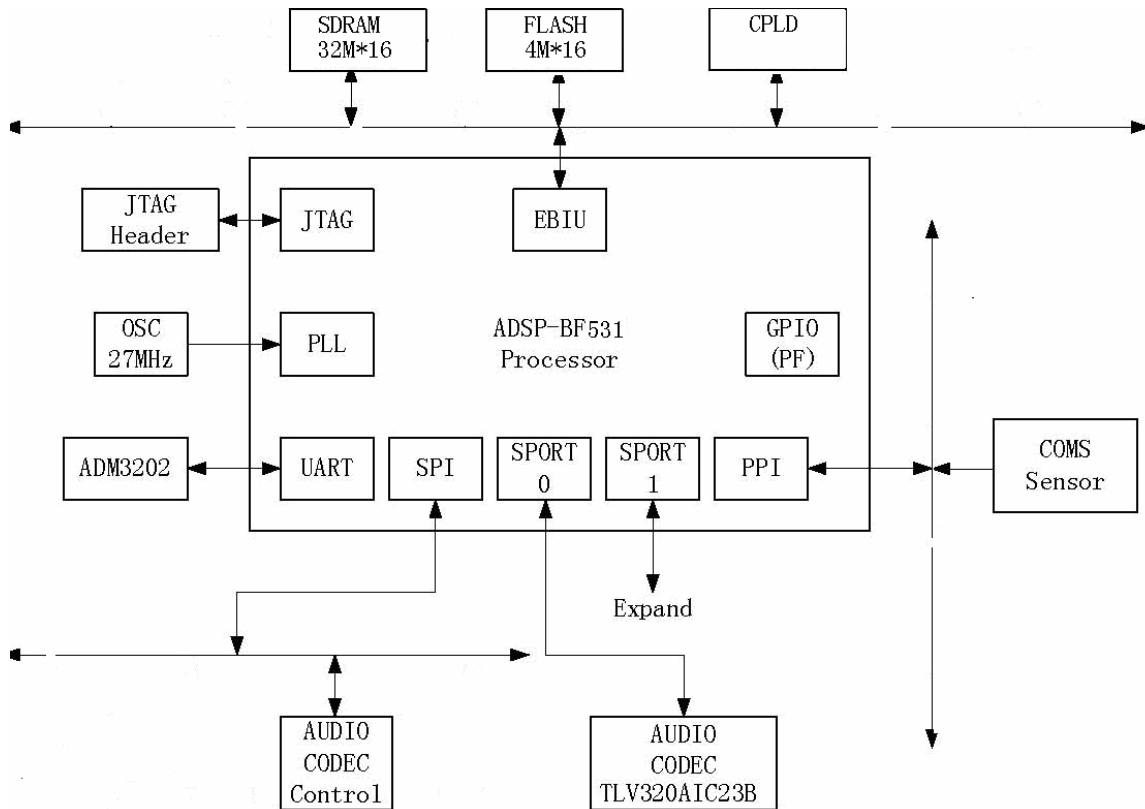
## 使用视频设备

BF531-BBD评估板的视频输入设备为MT9V111 COMS Sensor。该设备连接ADSP-BF531的PPI端口上。CPLD 中的扩展寄存器提供了这些设备的复位功能，在使用某个设备时，确保其他设备处于复位状态。MT9V111设备通过I2C总线进行配置，使用ADSP-BF531的PF2

(I2C\_DATA) 和PF3 (I2C\_CLK) 实现I2C 时序。设备配置的参数以及时序要求请参考该设备的手册。注意，视频接口不支持热插拔。

## 四、EBF-531音视频开发系统硬件参考

### 系统结构



系统结构框图 (System Architecture)

### 外部总线接口设备

外部总线接口 (EBIU) 为ADSP-BF531与外部存储器 and 通过总线寻址的外部设备提供了连接通道。外部总线接口包括16-Bit的数据线和地址线，支持16-Bit和8-Bit的寻址方式。在BF531-BBD评估板上，通过EBIU连接了以下设备：

- ✓ CPLD 作为ADSP-531寄存器和逻辑的扩展，为其他外部设备提供地址译码和复位逻辑。
- ✓ 16Mbytes的SDRAM，ADSP-BF531的SMS0#作为SDRAM的片选信号。
- ✓ 1片4Mbytes 的NOR FLASH (29LV320BT)，通过CPLD中的逻辑扩展，占据ADSP-BF531异步存储区0——3.75Mbytes 地址空间。



## SPORT0 音频设备接口

通过ADSP-BF531的同步串口（SPORT0）连接音频CODEC TLV320AIC23B。SPORT0工作在I2S模式，通过发送和接收的主端口（Primary）完成音频数据的接收和发送。

## PPI视频设备接口

BF531-BBD评估板提供了1个视频输入设备COMS SENSOR MT9V111连接在ADSP-BF531的PPI接口上。MT9V111为30W像素、CIF或QCIF的彩色COMS SENSOR，通过像素输出端口P15-8驱动PPI（PPI0-PPI3，PF15-12），MT9V111的像素时钟作为PPI的驱动时钟。MT9V111可输出ITU656标准数字视频信号，在接收YCbCr信号时，不需要连接MT9V111的同步信号；在接收RGB信号时，需要使用PPI的GP模式接收MT9V111的水平同步和垂直同步信号。在使用MT9V111时，需要向CPLD中的控制寄存器2（CtrlReg2）写入0x10，使用MT9V111的PCLK驱动PPI总线。

## UART

ADSP-531的UART端口与ADM3202 RS-232驱动器连接。RS-232通过一个DB9的公头与PC或其他串行通讯设备连接。

## 扩展端口

扩展端口包含了SPORT1和SPI端口，方便与其他处理器进行通讯或外接其他设备。

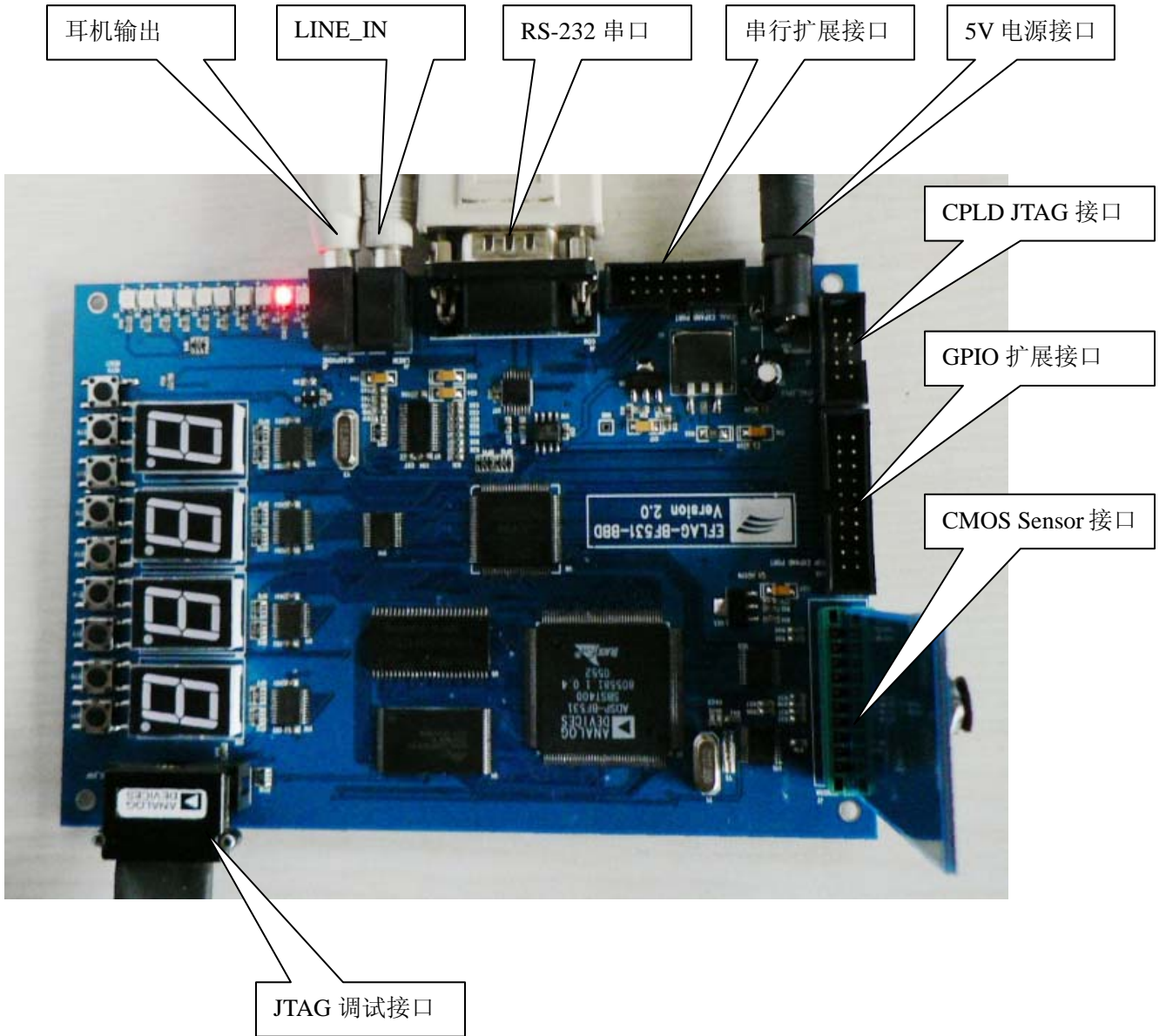
## LED和7段LED

通过CPLD对LED和8段LED进行控制。LED的地址为0x203d0000，4个8段数码管的地址依次分别为0x203c4000，0x203cc000，0x203c8000，0x203c0000。向某地址相应的位写1，熄灭LED；向某地址相应的位写0，点亮LED。

## 按键

系统中提供的按键连接在ADSP-BF531的PF4上，同时通过CPLD的逻辑被映射到0x203c0000上。

## 外部接口



## 内存映射表

物理的地址	功能性描述
0x0000,0000 – 0x07FF,FFFF	SDRAM MEMORY (16M BYTE----128M Byte)
0x0800,0000 – 0x1FFF,FFFF	RESERVED
0x2000,0000 – 0x200F,FFFF	ASYNC MEMORY BANK0(1M Byte)
0x2010,0000 – 0x201F,FFFF	ASYNC MEMORY BANK1(1M Byte)
0x2020,0000 – 0x202F,FFFF	ASYNC MEMORY BANK2(1M Byte)
0x2030,0000 – 0x204F,FFFF	ASYNC MEMORY BANK3(1M Byte)
0x2040,0000 – 0xFF7F,FFFF	RESERVED
0xFF80,0000 – 0xFF80,3FFF	DATA BANK A SRAM
0xFF80,4000 – 0xFF80,7FFF	DATA BANK A SRAM/CACHE
0xFF80,0000 – 0xFF8F,FFFF	RESERVED
0xFF90,0000 - 0xFF90,3FFF	DATA BANK B SRAM
0xFF90,4000 - 0xFF90,7FFF	DATA BANK B SRAM/CACHE
0xFF90,8000 - 0xFF9F,FFFF	RESERVED
0xFFA0,0000 - 0xFFA0,7FFF	INSTRUCTION ROM
0xFFA0,8000 - 0xFFA0,BFFF	INSTRUCTION RAM
0xFFA0,C000 - 0xFFA0,FFFF	INSTRUCTION RAM
0xFFA1,0000 - 0xFFA1,3FFF	INSTRUCTION RAM/CACHE
0xFFA1,4000 - 0xFFAF,FFFF	RESERVED
0xFFB0,0000 - 0xFFB0,0FFF	SCRATCHPAD SRAM
0xFFB0,1000 - 0xFFBF,FFFF	RESERVED
0xFFC0,0000 - 0xFFDF,FFFF	SYSTEM MMR
0xFFE0,0000 - 0xFFFF,FFFF	CORE MMR

## 外设资源分配

设备	物理地址范围	说明	备注	
SDRAM	0x0000 0000-0x0200 0000	16MByte SDRAM		
NOR FLASH	0x20000000-0x200F FFFF	3.75MByte Nor Flash	AMS0#	
NOR FLASH	0x20100000-0x201F FFFF		AMS1#	
NOR FLASH	0x20200000-0x202F FFFF		AMS2#	
NOR FLASH	0x20300000-0x203B FFFF		AMS3#	
CONTROL LOGIC	LED_CS0#	0x203C 0000	8 段数码管 0	AMS3#
	LED_CS1#	0x203C 4000	8 段数码管 1	
	LED_CS2#	0x203C 8000	8 段数码管 2	
	LED_CS3#	0x203C C000	8 段数码管 3	
	LED_CS4#	0x203D 0000	发光二极管	
	RES	0x203D 4000	保留	
	RES	0x203D 8000	保留	
	RES	0x203D C000	保留	
	CTRL1_S	0x203E 0000	系统控制寄存器 1 设置	
	CTRL1_C	0x203E 4000	系统控制寄存器 1 清除	
	CTRL2_S	0x203E 8000	系统控制寄存器 2 设置	
	CTRL2_C	0x203E C000	系统控制寄存器 2 清除	
	RES	0x203F 0000	保留	
	RES	0x203F 4000	保留	
	RES	0x203F 8000	保留	
	RES	0x203F C000	保留	
保留	0x20400000-0xFF7F FFFF	保留		
片内空间	0xFF800000-0xFFFFFFFF			

## CONTROL REGISTER 说明

### CONTROL REGISTER 1 SET 和 CONTROL REGISTER 1 CLEAR

位	名称	说明
D0	EXP9	扩展引脚 9
D1	EXP10	扩展引脚 10
D2	EXP11	扩展引脚 11
D3	EXP12	扩展引脚 12
D4	EXP13	扩展引脚 13
D5	EXP14	扩展引脚 14
D6	EXP15	扩展引脚 15
D7	EXP16	扩展引脚 16

说明：往 SET 寄存器写 1 使引脚置高；往 CLEAR 寄存器写 1 使引脚置低；写 0 全无效。

### CONTROL REGISTER 2 SET 和 CONTROL REGISTER 2 CLEAR

位	名称	说明
D0	EXP17	扩展引脚 17
D1	EXP18	扩展引脚 18
D2	EXP19	扩展引脚 19
D3	EXP20	扩展引脚 20
D4	CMOS SENSOR RESET	CMOS SENSOR 复位信号，低有效
D5	CMOS SENSOR OE	CMOS SENSOR 数据使能信号，低有效
D6	RES	保留
D7	RES	保留

说明：往 SET 寄存器写 1 使引脚置高；往 CLEAR 寄存器写 1 使引脚置低；写 0 全无效。

## PF 分配说明

信号	功能	备注
PF0	EXP_SPI_SS#	扩展接口 SPI 片选信号
PF1	AUDIO_SS#	AUDIO CODEC SPI 片选信号
PF2	I2C_SDA	I2C 总线数据
PF3	I2C_SCL	I2C 总线时钟
PF4	KEY_INT	按键中断信号，下降沿或低电平有效
PF5	EXP1	只用作输出
PF6	EXP2	只用作输出
PF7	EXP3	只用作输出
PF8	EXP4	只用作输出
PF9	EXP5	只用作输入
PF10	EXP6	只用作输入
PF11	EXP7	只用作输入
PF12	PPI_D3	
PF13	PPI_D2	
PF14	PPI_D1	
PF15	PPI_D0	